

① 日本国特許庁 (JP)

① 特許出願公開

## ② 公開特許公報 (A)

昭57—175972

⑤ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

④ 公開 昭和57年(1982)10月29日

G 01 S 7/44

7259—5 J

G 09 G 1/04

6453—5 C

発明の数 1

審査請求 未請求

(全 7 頁)

⑤ デジタル・スキャン・コンバータ

電機株式会社通信機製作所内

② 特 願 昭56—62921

⑦ 出 願 人 三菱電機株式会社

② 出 願 昭56(1981)4月23日

東京都千代田区丸の内2丁目2

② 発 明 者 平田孝雄

番3号

⑦ 代 理 人 弁理士 葛野信一 外1名

尼崎市南清水字中野80番地三菱

## 明 細 書

## 1. 発明の名称

デジタルスキャンコンバータ

## 2. 特許請求の範囲

レーダ走引によつて得られたレーダ情報のサンプル位置に対応するヒット画素の位置データとこの画素位置におけるレーダ情報とを複数の画素分を1単位としてそれぞれ出力するデータ圧縮部、前記ヒット画素位置以外の画素位置におけるレーダ情報を隣接するヒット画素位置におけるレーダ情報と同値にして補間する補間処理部、この補間処理部の出力を各々の画素位置に対応して設けられた表示メモリセルに蓄積する表示メモリ部、を備えたことを特徴とするデジタルスキャンコンバータ。

## 3. 発明の詳細な説明

この発明はレーダ用・走査変換装置に関するもので特にデジタル・スキャン・コンバータに関するものである。

従来この種の装置として第1図に示すものがあ

った。これはラジアル・スキャンで入力されるレーダ・ビデオをラスタ・スキャンのTVビデオ信号に変換する従来のスキャン・コンバータである。

図において、(1)はA/D変換部、(2)は座標変換部、(3)は表示メモリ部、(4)はアドレス切替部、(5)はD/A変換部、(6)はTV脱出制御部を示している。又各信号について、(101)はレーダ・ビデオ信号、(102)はレーダ方位信号及びトリガ信号、(103)はビデオ・データ信号、(104)は書込アドレス信号、(105)はメモリ・アドレス信号、(106)は脱出ビデオ・データ信号、(107)は書込アドレス信号、(108)はTVビデオ信号、(109)はTV同期信号を示している。

次に動作について説明する。ラジアル・スキャンによつてレーダ・ビデオ信号(101)がA/D変換部(1)に入力され、アナログ量からデジタル量に変換される。デジタル量に変換されたビデオ信号(103) (ビデオ・データ信号と呼ぶことにする。)は表示メモリ部(3)に入力されメモリ・アドレス信号(105)で示される表示メモリに書込まれる。表

示メモリ部(3)は表示画素と1対1に対応する一画面分の表示メモリセルからなり、メモリ・アドレス信号(105)によつて示されるメモリ・セルに対し、書込又は読出がなされる。

書込はレーダ方位信号及びトリガ信号(102)から座標変換部(2)で作成される書込アドレス信号(104)によつてメモリ・アドレスが示され、その表示メモリ・セルにビデオ・データ信号(108)が書込まれる。

書込まれたビデオ・データはラスタ・スキヤンで表示メモリ部(3)から読出されD/A変換部(5)に送られる。D/A変換部(5)でデジタル量からアナログ量に変換されTVビデオ信号(108)として出力される。ラスタ・スキヤンで表示メモリから読出するための読出アドレス信号(107)はTV読出制御部(6)で作成される。TV読出制御部(6)は同時にTV同期信号(109)を作成し出力する。

表示メモリ部(3)に対するビデオ・データの書込及び読出は時分割でなされ、対応するメモリ・アドレス信号(105)は書込アドレス信号(104)と読

出アドレス信号(107)がアドレス切替部(4)で切替えられ表示メモリ部(3)に与えられる。

書込アドレス信号(104)はレーダ・ビデオ信号(101)がデジタル量に変換されたビデオ・データ信号(108)に対応する画素に対応する表示メモリ・アドレスを示す信号である。しかし、1画面を構成する画素数が多く、又レーダ1回転(以後1スキヤンと呼ぶことにする。)中の掃引数が少ない場合、掃引が当たらない画素が発生し、掃引の当たらない画素に対する表示メモリ・セルに対してはビデオ・データの書込がなされず、常に初期状態が維持される。

従来の装置は以上のような構成になっているため、ビデオ・データが零の時、それに対応する画素を黒く表示する方式の場合では、掃引の当たらない画素の初期値が零の場合、常にその画素は黒く表示される。掃引の当たらない画素はモアレ状に発生するため、雲等のレーダ・エコー表示上にモアレ状の黒いパターンが発生する。又、掃引の当たらない画素はレーダ・サイトに遠い程多く発

生するため、レーダ・ターゲットの明るさがレーダ・サイトの近くのものと遠いものとで差が生じ見難くなる。

掃引の当たらない画素に対応する表示メモリ・セルの初期値が零でないときは、レーダ・エコーが無い場合でも白く表示され、レーダ・エコーが存在している如く輝点が表示される等の欠点があった。

この発明は上記のような従来のものの欠点を除去するためになされたもので、掃引の当たらない画素に対応する表示メモリ・セルに近傍の掃引の当たった画素に対応するビデオ・データを暫込むことによつて、常に新しいビデオ・データが書込まれるようにし、モアレ・パターンの発生を防止し、又、レーダ・ターゲットの明るさを場所によらず一定にし、レーダ・エコーとして誤認する可能性のある輝点の表示を防止するデジタル・スキヤン・コンバータを提供することを目的としている。

以下、この発明の一実施例を図について説明す

る。第2図はその本発明に係るデジタル・スキヤン・コンバータの一実施例の系統図を示す。第2図において図中、第1図と同一符号のものは同一又は相当部分を示す。(7)はデータ圧縮部、(8)は補間処理部を示している。又、(110)はビデオ・データ・ブロック信号、(111)は暫込ビデオ・データ・ブロック信号、(112)はビット・データ信号、(118)はレーダ座標信号を示している。

第3図、第4図はそれぞれ前記実施例のデータ圧縮部(7)及び補間処理部(8)の詳細な系統図を示す。図中、第1図又は第2図と同一符号のものには同一又は相当部分を示す。

入力されたビデオ・データはD/A変換部(1)においてデジタル量に変換される。このビデオ・データ信号(108)はサンプリング・データであり、所定の画素に対応するビデオ・データである。第5図に画素(208)、(204)とサンプリング・ポイントの関係を示す。一点鎖線の(201)はレーダ掃引、黒丸印の(202)はレーダ・ビデオ信号(101)をデジタル量に量子化するサンプリング・ポイント、

(203)、(204)の点線で囲まれている部分はそれぞれ対応するビデオ・データ信号(108)が得られなかった画素(掃引が当たらなかった画素)と対応するビデオ・データが得られた画素(掃引が当たった画素)をそれぞれ示している。斜線で示す掃引が当たった画素と斜線のない部分の掃引が当たらなかった画素がこのように発生した場合、掃引の当たらなかった画素に対応する表示メモリ・セルへ近傍の掃引の当たった画素に対応するビデオ・データを蓄込む方式による補間がデータ・圧縮部(7)及び補間処理部(8)で行なわれる。データ・圧縮部(7)では、第5図において実線で囲まれている16画素分を1ブロックとして掃引がそのブロックに当たり始めてから当り終るまでの数掃引の間のビデオ・データを貯えると共にその16セル分のビデオ・データを並列化したビデオ・データ・ブロック信号(110)と掃引が画素に当たったか否かを示すヒット・データ信号(112)を作成し、補間処理部(8)に送る。例えば、掃引が当たらなかった画素が第5図に示すように存在したとき、これに対

するヒット・データを第6図に示す。ヒット・データは掃引が当たった画素に対しては「1」、当たらなかった画素に対しては「0」になる。

補間処理部(8)では、データ・圧縮部(7)から送られてくるヒット・データ信号(112)で示される掃引が当たらなかった画素のビデオ・データを無効にし、そのブロック内の掃引が当たった近傍画素のビデオ・データと同一のデータにする。例えば第6図で示すヒット・データであつた場合、「0」で示される画素のビデオ・データを、「1」で示されている画素に対応するビデオ・データにする。第7図にこの例におけるビデオ・データの補間方法を示している。黒丸印で示される画素のビデオ・データを矢印で示される画素のビデオ・データにする。

このようにブロック毎に補間がなされた16画素分のビデオ・データは並列に書込ビデオ・データ・ブロック信号(111)を表示メモリ部(4)に蓄込むための書込アドレス信号(104)を出力すると同時にデータ・圧縮部(7)と補間処理部(8)に必要なレー

ダ・サイトを原点とするレーダ座標信号(118)を出力する。

次にデータ・圧縮部(7)及び補間処理部(8)のより詳細な説明をする。

第8図にデータ・圧縮部(7)の詳細な系統図を示す。図において、第1図、第2図の同一の符号は同一又は相当品を示す。(9)はビデオ比較部、00はバッファメモリ部、01はアドレス比較部、02はアドレスメモリ部を示し、(114)はブロック内画素アドレス信号、(115)はブロックアドレスYB信号、(116)はブロック・アドレスXB信号、(117)はビデオ・データ・ブロック出力タイミング信号、(118)は $|XB|$ 信号、(119)は $(|XB|+|YB|)$ 信号、(120)は $|XB|$ 信号を示している。

バッファ・メモリ部00はビデオ・データ及びヒット・データを一時的に記憶する。ビデオ・データ及びヒット・データはブロック毎に1掃引分のデータが一時的に記憶され、その各々のブロックについて掃引が当たり始めてから当たらなくなるまでのデータを貯える。

掃引が新しいブロックに当たり始めたとき、ビデオ・データ・ブロック出力タイミング(117)が発生され、貯えられていた前のブロックのビデオ・データが、ビデオ・データ・ブロック信号(110)として出力され、同時にそのヒット・データ信号(112)も出力される。前のブロックのビデオ・データとヒット・データが記憶されていたバッファ・メモリ部00の記憶領域をリセットし、新しいブロックのビデオ・データとヒット・データをこの領域で記憶し始める。ビデオ・データとしては、入力されるビデオ・データ信号(108)とこれに対応するバッファ・メモリ部00のビデオ・データとがビデオ比較部(9)で比較され、大きい方がバッファ・メモリ部00に蓄込まれる。これは、同一画素に掃引が2回以上当たった時、そのビデオの最大値を選択するための処理である。バッファ・メモリ部00にビデオ・データを蓄込むと同時にそれに対応するヒット・データを「1」にし、掃引がどの画素に当たったかを示すヒットデータを作成する。数回の掃引の後、このブロックに掃引が当たらなく

なり、次の新しいブロックに当たり始めた時、ビデオ・データ・ブロック出力タイミング信号(117)が発生され、貯えられてきたビデオ・データ及びヒット・データはビデオ・データ・ブロック信号(110)、ヒット・データ信号(112)としてそれぞれ出力される。

掃引が新しいブロックに当たり始めたか否かを検出する部分は、アドレス比較部04とアドレス・メモリ部04で構成される。原理はブロック・アドレスがレーダ・サイトを原点として $(X_B, Y_B)$ であるとき、 $(|X_B| - |Y_B|)$ の値は象限が同一である場合常に隣接するブロックと同一にならないことを利用している。例えば、レーダの回転がCW (clockwise; 時計方向)であり、掃引がブロック・アドレス $(X_B=5, Y_B=6)$ のブロックに当たつていて、かつこのブロックの処理が行なわれている場合について説明する。この掃引が当たるブロック・アドレスを $(X_B, Y_B)$ とすると、 $(|X_B| + |Y_B|)$ の値は1掃引の開始から単調増加するので $(|X_B| + |Y_B|) = (|5| + |6|)$ になるのは1掃引中、ブ

ロックに掃引が当たつた時、同一のブロックに当たつているか否かは $X_{B2}=X_{B1}$ ,  $Y_{B2}=Y_{B1}$ であるか否かにより判定する。従つて、 $(|X_{B2}| + |Y_{B2}|)$ をアドレスとするアドレス・メモリの内容、 $|X_{B1}|$ を読出し、 $|X_{B1}|$ と $|X_{B2}|$ をアドレス比較部04で比較し同一でなければ新しいブロックに掃引が当たり始めたことを意味するため、ビデオ・データ出力タイミング信号(117)を発生する。

このように象限が同一のものに対して、アドレス・メモリ部04のアドレス $(|X_B| + |Y_B|)$ に $|X_B|$ を記憶させ、アドレス $(|X_B| + |Y_B|)$ の内容 $|X_{BM}|$ が $|X_B|$ と等しいか否かをアドレス比較部04で比較して、同一でなければ、新しいブロックに掃引が当たり始めたものとして、ビデオ・データ・ブロック出力タイミング信号(117)を発生する。象限が異なるブロックに対して、アドレス・メモリ部04に $X_B, Y_B$ の符号を記憶させておき、これが変化したときビデオ・データ・ブロック出力タイミング信号を出力する。

上記のようにデータ圧縮部07はブロックに掃引

ロックアドレス $(5, 6)$ にサンプリング・プロットが当たつたときに限られる。数掃引後、このブロックに掃引が当たらなくなつたとき $(|X_B| + |Y_B|)$ の値が11になつても $X_B=5$ ,  $Y_B=6$ ではなく $X_B=6$ ,  $Y_B=5$ である。

このように $(|X_B| + |Y_B|)$ の値は1掃引中単調増加し、また、レーダ1掃引中にこの値が同一である複数のブロックに当たることとはなく、常に多くとも1ブロックしか当たらない。

第8図にこのことを利用して掃引が新しいブロックに当たり始めたか否かを検出するためのアドレスメモリ部04の動作説明図を示す。図において、(205)はアドレス・メモリ、(206)はアドレス・メモリのアドレス、(207)はアドレス・メモリから読出した $|X_B|$ を示している。まずアドレス・メモリのアドレス $(|X_B| + |Y_B|)$ に $|X_B|$ を記憶させる。例えば $(X_{B1}, X_{B1})$ なるブロックに掃引が当たつたときアドレス $(|X_{B1}| + |Y_{B1}|)$ のアドレス・メモリに $|X_{B1}|$ を記憶させる。次の掃引のとき、 $(|X_{B1}| + |Y_{B1}|) = (|X_{B2}| + |Y_{B2}|)$ なる $(X_{B2}, Y_{B2})$ ブ

当たり始めてから、次の新しいブロックに当たり始めるまでのビデオ・データとそれに対応するヒット・データを作成し、補間処理部06に送る。

第4図に補間処理部06の詳細な系統図を示す。図において第1図、第2図、第3図と同一符号のものは同一又は相当部分を示す。07は補間部、04は補間方法検出部を、また(121)は補間方向信号を示す。

掃引の当たらない画素は、具体的な装置の例ではレーダ・サイトを原点として北西方位から北東方位の間及び南東方位から南西方位の間ではY軸に平行な方向に連続して多く発生する。又、北東方位から南東方位の間及び南西方位から北西方位の間においてX軸に平行な方向に連続して掃引の当たらない画素が発生する。

従つて、北西方位から北東方位の間と南東方位から南西方位までの間ではX軸に平行方向で北東方位から南東方位と南西方位から北西方位の間ではY軸に平行方向で補間を行なうことにより、レーダ・エコー表示位置の誤差が少なくなる。この

ため、補間方向を補間方向検出部04でレーダ座標信号(118)から補間方向を決定し、補間方向信号(121)を補間部03に与える。補間部03では補間方向信号(121)で示される方向に、ヒット・データ信号(112)で示される掃引の当たらなかった画素に対し、近傍の当たった画素のビデオ・データにする。

なお、この実施例では1ブロックを1画素分としていたが、これは4画素であつても8画素であつてもよく2画素以上であればよく、上記実施例と同一効果が得られる。また、データ圧縮部(7)において新しいブロックに掃引が当たり始めたか否かの判定方法は $(X_B, Y_B)$ が等しいか否かが判定できればよい。上記実施例はその簡単な一実施例にすぎない。補間処理部(8)において、掃引の当たらない画素が連続して多く発生しない場合には補間方向検出部04は必要がない。あるいは、補間方向を変える場合における方法は実施例ではX軸方向とY軸方向の2方向としているが、この方向を多くしても少なくしても補間が可能であれば、同

様の効果が得られる。

以上のようにこの発明によればブロック毎に並列に補間処理を行うようにしたので黒いモアレ・パターンの発生を防止すると共にレーダ・ターゲットの明るさを場所によらず一定にし、レーダ・エコーとして誤認する可能性のあつた輝点の表示を防止できる他、高速処理ができるので高解像度のスキャン・コンバータを実現可能にする効果が得られる。

#### 4. 図面の簡単な説明

第1図は従来のデジタル・スキャン・コンバータの系統を示す図、第2図はこの発明の一実施例の系統を示す図である。第3図、第4図はそれぞれ第2図に示すデータ圧縮部(7)と補間処理部(8)のより詳細な系統を示す図である。第5図、第6図、第7図、第8図はそれぞれこの発明の一実施例の説明図であり、第5図は画素とサンプリングポイントの関係を示す図、第6図は第5図を例としたヒット・データを示す図、第7図この例におけるビデオ・データの補間方法を示す図である。

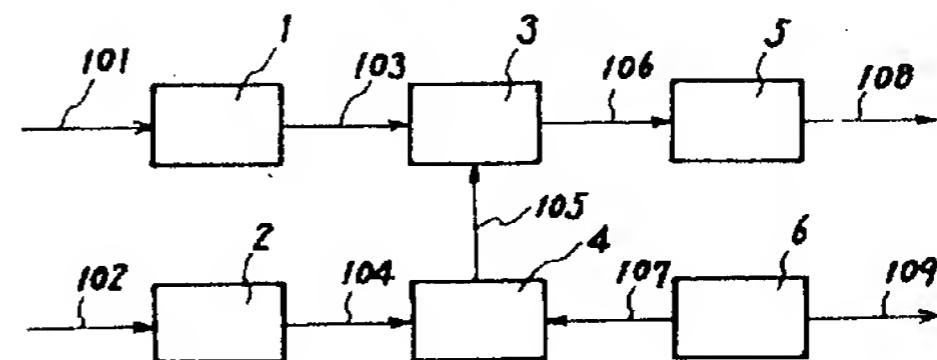
第8図はデータ圧縮部(7)のアドレス・メモリ部04の動作説明図である。

(3) … 表示メモリ部、(7) … データ圧縮部、(8) … 補間処理部

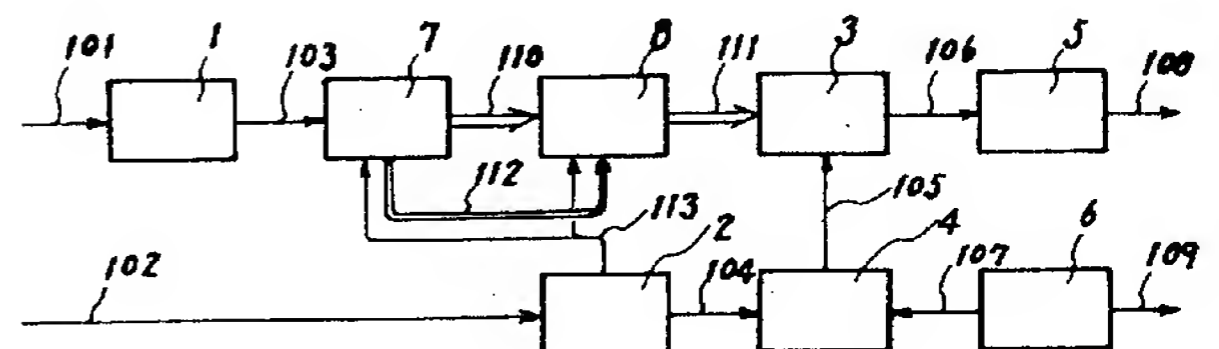
なお、図中同一符号は同一又は相当部分を示す。

代理人 島野信一

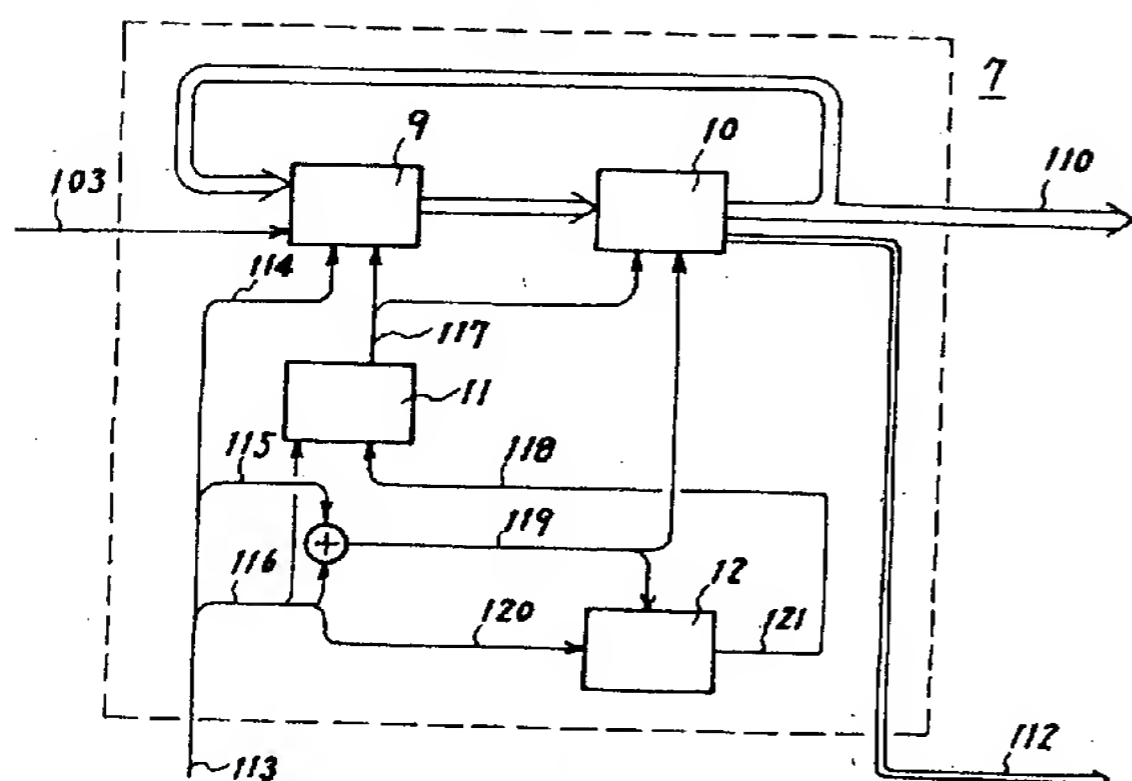
第1図



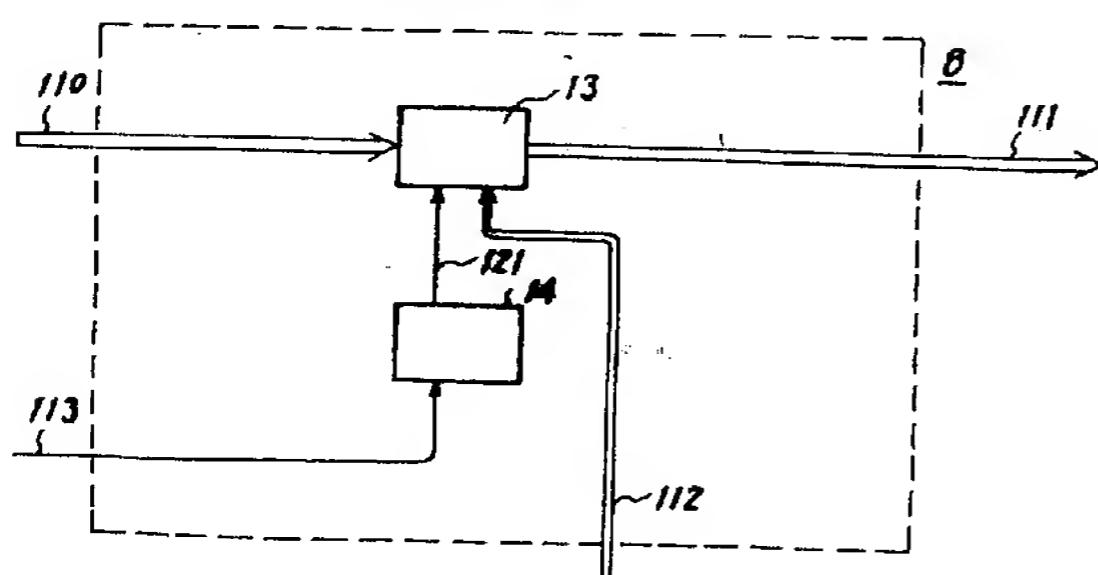
第2図



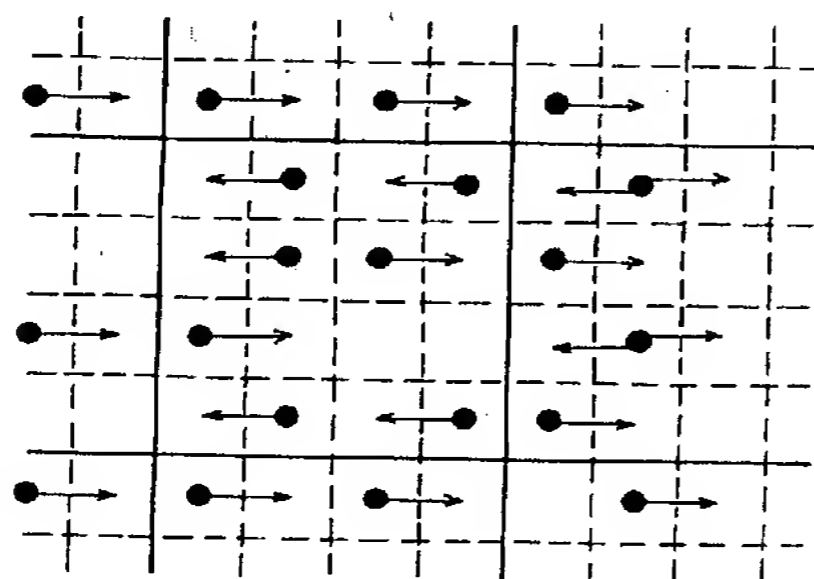
第 3 図



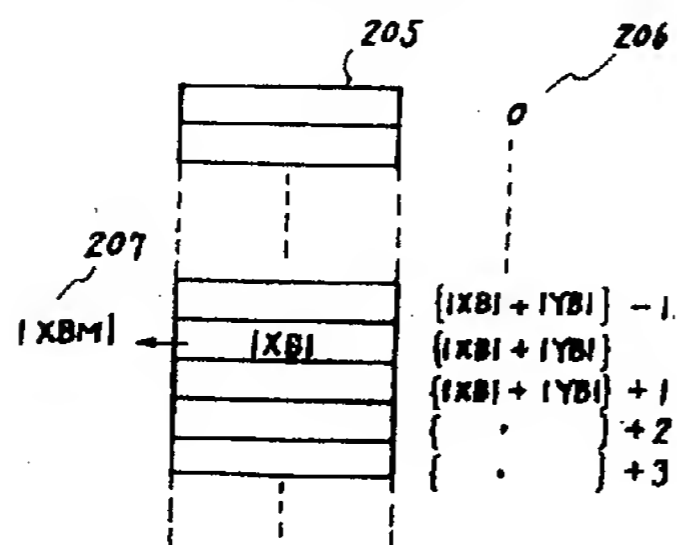
第 4 図



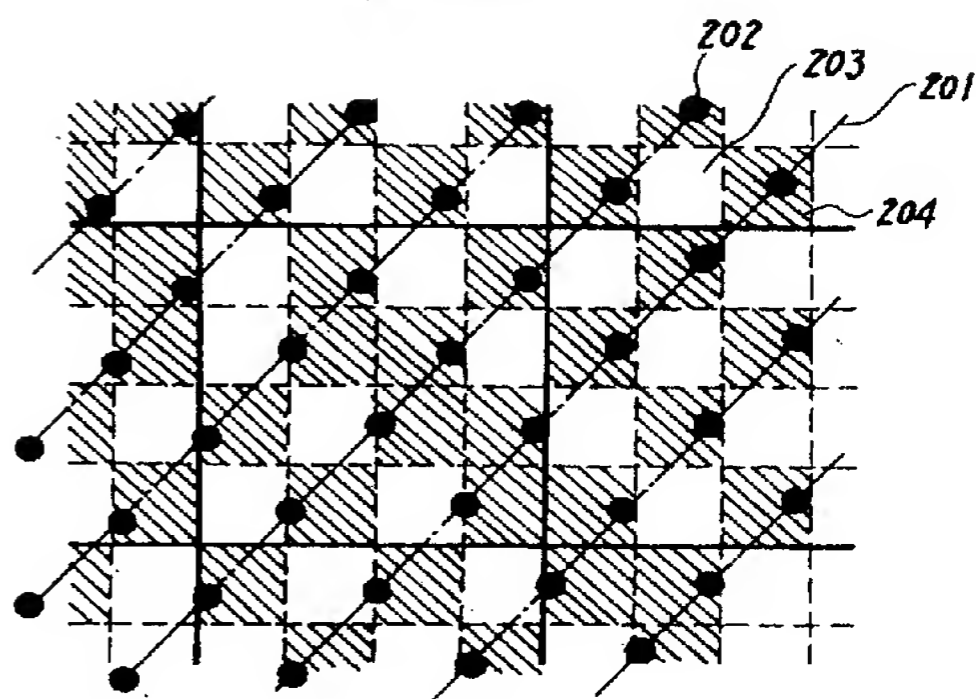
第 7 図



第 8 図



第 5 図



第 6 図

0	/	0	/	0	/	0	/
/	0	/	0	/	0	/	0
/	0	/	/	0	/	0	/
0	/	0	/	/	0	/	0
/	0	/	0	/	/	0	/
0	/	0	/	0	/	/	0

手 続 補 正 書 (自 発)

昭和 56 年 7 月 10 日

特 許 庁 長 官 殿

事 件 の 表 示

特願昭 56-62921 号

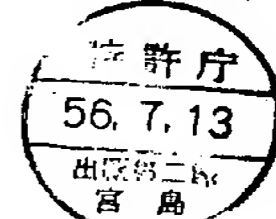
発 明 の 名 称

デジタル・スキャン・コンバータ

補正をする者

事件との関係  
住 所  
名 称 (601)特許出願人  
東京都千代田区丸の内二丁目2番3号  
三菱電機株式会社  
代表者 近 藤 貞 和  
片 山 仁 八 郎代 理 人  
住 所

氏 名 (6699)

東京都千代田区丸の内二丁目2番3号  
三菱電機株式会社内  
弁理士 葛 野 信 一  
(連絡先 03(213)3421特許部)

## 5. 補正の対象

(1)明細書の発明の詳細な説明の欄

## 6. 補正の内容

(1)明細書をつぎのとおり訂正する。

ページ	行	訂 正 前	訂 正 後
4	5	に対応する表	に書込むための表
7	1 ~ 2	部分はそれぞれ対応する	部分に対応する
9	6	第2図の	第2図と
9	7	相当品	相当部分
11	11	$ X_B  -  Y_B $	$ X_B  +  Y_B $
18	16	対して	対しては
18	20	掃引	掃引が
14	7	補間方法	補間方向
15	12	おけて	において
			以 上